

H2/Perry
11/6/01
Sun

JC903 U.S. PRO
09/09/899627



07/05/01

대한민국 특허청
KOREAN INDUSTRIAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Industrial
Property Office.

출원번호 : 특허출원 2000년 제 70008 호
Application Number

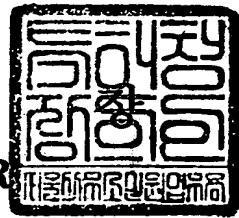
출원년월일 : 2000년 11월 23일
Date of Application

출원인 : 삼성전자 주식회사
Applicant(s)

2001 01 05
년 월 일

특허청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0009
【제출일자】	2000.11.23
【국제특허분류】	H01L
【발명의 명칭】	화학기계적 연마용 슬러리 및 이를 이용한 구리 금속배선 제조방법
【발명의 영문명칭】	Slurry for chemical mechanical polishing and manufacturing method of copper metal interconnection layer using the same
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	1999-009556-9
【대리인】	
【성명】	정상빈
【대리인코드】	9-1998-000541-1
【포괄위임등록번호】	1999-009617-5
【대리인】	
【성명】	이래호
【대리인코드】	9-1999-000226-8
【포괄위임등록번호】	2000-002818-3
【발명자】	
【성명의 국문표기】	이종원
【성명의 영문표기】	LEE, Jong Won
【주민등록번호】	710922-1018517
【우편번호】	463-020
【주소】	경기도 성남시 분당구 수내동 29번지 양지마을 한양아파트 603동 200 6호
【국적】	KR

【발명자】

【성명의 국문표기】 윤보언
 【성명의 영문표기】 YOON, Bo Un
 【주민등록번호】 651219-1676310
 【우편번호】 150-010
 【주소】 서울특별시 영등포구 여의도동 대교아파트 2동 702호
 【국적】 KR

【발명자】

【성명의 국문표기】 하상록
 【성명의 영문표기】 HAH, Sang Rok
 【주민등록번호】 611114-1031525
 【우편번호】 135-120
 【주소】 서울특별시 강남구 신사동 565-19 한주빌딩 5층
 【국적】 KR
 【심사청구】 청구
 【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정
 에 의한 출원심사를 청구합니다. 대리인
 이영필 (인) 대리인
 정상빈 (인) 대리인
 이래호 (인)

【수수료】

【기본출원료】	17	면	29,000 원
【가산출원료】	0	면	0 원
【우선권주장료】	0	건	0 원
【심사청구료】	17	항	653,000 원
【합계】	682,000 원		
【첨부서류】	1. 요약서·명세서(도면)_1통		

【요약서】**【요약】**

본 발명은 구리 금속배선의 화학기계적 연마에 사용되는 슬러리 및 이를 이용한 구리 금속배선 제조방법에 관한 것이다. 본 발명은 산화제, pH 조절제, 퀼레이트 시약 및 탈이온수를 포함하고, 연마제를 함유하지 않는 화학기계적 연마용 슬러리를 제공한다. 또한 본 발명은, 반도체 기판 상에 형성된 층간절연막에 소정 배선모양의 리세스 영역을 형성하는 단계와, 상기 리세스 영역이 형성된 상기 결과물의 전면에 단차를 따라 배리어 막을 형성하는 단계와, 상기 배리어막 상에 단차를 따라 구리 씨드층을 형성하는 단계 및 상기 리세스 영역 내에만 상기 구리 씨드층이 잔류하도록 상기 슬러리를 사용하여 화학기계적 연마하여 상기 배리어막을 노출시키는 단계를 포함하는 구리 금속배선 제조방법을 제공한다.

【대표도】

도 3

【명세서】

【발명의 명칭】

화학기계적 연마용 슬러리 및 이를 이용한 구리 금속배선 제조방법{Slurry for chemical mechanical polishing and manufacturing method of copper metal interconnection layer using the same}

【도면의 간단한 설명】

도 1은 연마제를 함유하는 종래의 슬러리를 사용하여 구리 씨드층을 화학기계적 연마한 후의 모습을 도시한 단면도이다.

도 2 내지 도 5는 본 발명의 화학기계적 연마용 슬러리를 사용하여 구리 금속배선을 형성하는 방법을 공정순서에 따라 도시한 단면도들이다.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<3> 본 발명은 화학기계적 연마용 슬러리에 관한 것으로, 더욱 상세하게는 구리 금속배선의 화학기계적 연마에 사용되는 슬러리에 관한 것이다.

<4> 반도체의 고성능화, 고집적화에 따라 디바이스 설계 및 제조에 있어서, 다층배선구조가 필수적으로 요구되고 있다. 이러한 다층배선구조에서는 절연막 형성, 금속배선 증착 등 하나의 공정이 끝난 후 사진 식각 공정 등의 다음 공정을 용이하게 진행하기 위해 베이스층(base layer)을 평탄화하는 화학기계적 연마(Chemical Mechanical Polishing) 공정이 필요하다. 이때 연마작용 및 연마효율을 향상시키기 위해서는 슬러리가 반드시

사용되어야 한다. 일반적으로 화학기계적 연마는 화학액과 연마입자로 구성된 슬러리(Slurry)의 화학적 작용과, 연마기의 기계적 작용의 조합에 의해 수행된다. 일반적인 화학기계적 연마용 슬러리는 웨이퍼 표면과 패드가 접촉할 때 이 접촉면 사이의 미세한 틈 사이로 유동하여 슬러리 내부에 있는 연마제와 패드의 표면 돌기들에 의해 기계적인 작용이 이루어지고, 슬러리내의 화학성분에 의해서 화학적인 제거작용이 이루어진다.

<5> 반도체 배선 기술에 있어서는 동작속도를 높이기 위하여 낮은 저항과 낮은 기생 커페시턴스를 가지도록 하여 반도체 소자의 RC값(저항과 커페시턴스의 곱)을 줄여주는 것이 중요하다. 구리(Cu)는 알루미늄(Al)과 비교하여 비저항이 낮다. 따라서 구리를 이용한 금속배선 공정은 반도체 디자인률이 $0.18\mu m$ 이하로 가면서 배선 저항과 기생 커페시턴스를 줄이기 위하여 급속하게 사용되고 있다. 그런데, 알루미늄 등과 같이 금속배선물질을 기판의 전면에 형성한 후 통상의 사진 식각 공정에 따라 패터닝하여 금속배선층을 형성하는 것과 달리, 구리(Cu)는 패터닝공정의 어려움으로 인하여 다른 방법으로 금속배선층을 형성하게 된다. 즉, 기판상의 층간절연막내에 미리 금속배선이 형성될 영역을 형성한 후, 이 영역에 금속배선물질을 매립하여 금속배선층을 형성하게 되며, 이를 실현하기 위해 소위 '다마신(Damascene)' 공정이 주로 사용된다. 다마신 공정을 이용한 금속배선 구조에는 라인 다마신 구조와 듀얼 다마신 구조 등이 있다. 여기서, 라인 다마신 구조는 층간절연막의 표면으로부터 소정 깊이의 트랜치가 라인 형상으로 형성되며, 이 트랜치내에 배선금속층이 형성된 구조를 말한다. 듀얼 다마신 구조는 트랜치 영역 내에 라인 형상으로 매립되어 형성되는 금속배선과 하부의 도전층과의 연결을 위해 콘택홀 또는 비어홀을 매립하는 형상의 콘택과의 결합된 구조를 말한다.

<6> 종래의 구리 배선 형성방법은 층간절연막에 라인형상의 트랜치 영역을 형성하고,

전면에 단차를 따라 배리어막을 형성한 후, 물리기상증착법(Physical Vapor Deposition)을 이용하여 구리(Cu) 씨드층을 형성하고, 상기 결과물 상에 전기도금 (electroplating) 방식을 이용하여 트렌치가 완전히 매립될 정도로 두껍게 도금층을 형성한 후, 화학기계적 연마하여 구리 금속배선을 형성하는 방법을 사용하였다. 그러나, 이와 같은 다마신 구조를 갖는 금속배선 형성방법은 첫째, 많은 양의 구리 배선을 제거해 주어야 하기 때문에 생산성(through-put)이 감소하고, 공정비용이 증가한다. 둘째, 연마량이 많아짐에 따라 기판상에서 화학기계적 연마공정의 균일도의 악화에 의해 최종적으로 형성되는 기판내 금속배선층의 두께가 위치에 따라 변하는 단점이 있다. 셋째, 화학기계적 연마공정으로 구리(Cu)막을 제거할 때 금속배선층 패턴의 밀도 차이에 따라 절연층의 침식 현상이 발생하여 기판내 금속배선층간의 두께를 변화시켜 제품의 불량을 유발하게 된다. 넷째, 씨드층과 배리어막의 연마속도가 다를 경우, 씨드층과 배리어막을 각각 다른 슬러리를 사용하여 연마하여야 하는데, 이는 화학기계적 연마공정을 복잡하게 만들고 제조비용이 증가하게 된다.

<7> 이러한 화학기계적 연마 공정의 문제점으로 인하여 최근에는 구리 씨드층을 형성하고, 화학기계적 연마를 진행하여 배선을 형성하고자 하는 트렌치 내에 형성된 구리 씨드층만을 남기고 상부의 구리 씨드층을 연마, 제거한 후, 전기도금법을 이용하여 트렌치 내의 구리 씨드층에만 선택적으로 구리 도금층을 형성하여 구리배선층을 형성하는 방법이 연구되고 있다. 그러나, 종래의 알루미나 또는 실리카와 같은 연마제를 함유하는 슬러리를 사용하여 구리 씨드층의 화학기계적 연마를 진행할 경우, 배선영역인 트렌치 내에 연마제(연마 입자)가 잔류하게 되는데, 이러한 연마제는 쉽게 제거가 되지 않는 문제점이 있다. 이러한 문제점은 반도체 소자가 고집적화될수록 더욱 심화되며, 배선만 형성

하는 라인 다마신 공정보다는 배선과 콘택 플러그까지 한번에 형성하는 듀얼 다마신 공정에서 더욱 심각하다. 또한 이러한 연마제는 상기와 같은 웨이퍼의 오염뿐만 아니라, 웨이퍼의 스크래치, 심할 경우에는 금속배선의 리프팅 등도 유발하기도 한다.

<8> 도 1은 연마제를 함유하는 종래의 슬러리를 사용하여 구리 씨드충을 화학기계적 연마한 후의 모습을 도시한 단면도로서, 트렌치 내의 구리 씨드충 상에 연마제가 잔류하고 있음을 보여주고 있다. 도 1에서, 참조번호 10은 총간절연막을, 12는 트렌치를, 14는 배리어막을, 16은 구리씨드충을 각각 나타낸다.

【발명이 이루고자 하는 기술적 과제】

<9> 본 발명이 이루고자 하는 기술적 과제는 연마제에 의한 웨이퍼의 오염 또는 스크래치 등을 억제할 수 있는 화학기계적 연마용 슬러리를 제공함에 있다.

<10> 본 발명이 이루고자 하는 다른 기술적 과제는 리세스(또는 트렌치)된 영역 내에 연마제가 잔류하는 것을 방지할 수 있는 구리 금속배선 제조방법을 제공한다.

【발명의 구성 및 작용】

<11> 상기 기술적 과제를 달성하기 위하여 본 발명은, 산화제, pH 조절제, 퀼레이트 시약 및 탈이온수를 포함하고, 연마제를 함유하지 않는 것을 특징으로 하는 화학기계적 연마용 슬러리를 제공한다.

<12> 상기 슬러리는 구리 금속배선의 화학기계적 연마에 사용되는 슬러리이다.

<13> 상기 산화제로는 과산화수소, 철 계열의 산화제 또는 암모늄 계열의 산화제을 사용하는 것이 바람직하다.

<14> 상기 슬러리의 pH는 2 내지 11 정도인 것이 바람직하다.

<15> 상기 슬러리의 pH는 산성 또는 염기성 용액을 사용하여 조절한다.

<16> 상기 퀼레이트 시약은 구연산, 사파산, 글루콘산, 갈산, 타닌산, EDTA, BTA, NHEDTA, NTA, DTPA 또는 EDG인 것이 바람직하다.

<17> 상기 다른 기술적 과제를 달성하기 위하여 본 발명은, 먼저 (a) 반도체 기판 상에 형성된 층간절연막에 소정 배선모양의 리세스 영역을 형성한다. 이어서, (b) 상기 리세스 영역이 형성된 상기 결과물의 전면에 단차를 따라 배리어막을 형성한다. 이어서, (c) 상기 배리어막 상에 단차를 따라 구리 씨드층을 형성한다. 다음에, (d) 상기 리세스 영역 내에만 상기 구리 씨드층이 잔류하도록 연마제를 함유하지 않는 본 발명의 슬러리를 사용하여 화학기계적 연마하여 상기 배리어막을 노출시킨다.

<18> 여기서, 상기 구리 금속배선 제조방법은 상기 (d) 단계 후, 전기도금방식을 이용하여 상기 리세스 영역에 형성된 상기 구리 씨드층 상에 구리 도금층을 형성하는 단계 및 상기 리세스 영역 상부의 돌출된 구리 도금층과 배리어막을 평탄화하여 상기 리세스 영역 내에 매립된 구리 금속배선층을 형성하는 단계를 더 포함할 수 있다.

<19> 이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예를 상세하게 설명하기로 한다. 그러나, 이하의 실시예는 이 기술분야의 통상적인 지식을 가진 자에게 본 발명이 충분히 이해되도록 제공되는 것으로서 본 발명의 범위를 한정하는 것으로 해석되어 져서는 아니된다. 도면상에서 동일 부호는 동일한 요소를 지칭한다.

<20> 본 발명의 바람직한 실시예에 따른 화학기계적 연마용 슬러리는 구리(Cu) 금속배선 제조공정에 사용되는 슬러리에 관한 것으로, 특히 연마제를 함유하지 않는 화학기계적 연마용 슬러리에 관한 것이다. 즉, 종래의 슬러리에는 알루미나(Al_2O_3) 또는 실리카

(Silica)와 같은 연마제가 필수적으로 포함되어 있어, 연마제가 화학기계적 연마 후 웨이퍼 내에 잔류하거나 또는 웨이퍼 표면에 스크래치를 유발하였다. 그러나, 본 발명의 바람직한 실시예에 따른 슬러리에는 연마제가 포함되지 않으므로 연마제에 의해 유발되는 상기와 같은 문제점이 제거되게 된다.

<21> 본 발명의 바람직한 실시예에 따른 화학기계적 연마용 슬러리는 산화제, pH 조절제, 킬레이트 시약 및 탈이온수를 포함한다.

<22> 상기 산화제로는 과산화수소(H_2O_2), 철(ferric) 계열의 산화제 또는 암모늄(ammonium) 계열의 산화제를 사용하는 것이 바람직하다. 산화제로서 과산화수소를 사용하는 경우, 과산화수소는 1 중량% 내지 20 중량% 정도 첨가하며, 더욱 바람직하게는 1 중량% 내지 10 중량% 정도 첨가하는 것이 바람직하다. 산화제로서 $Fe(NO_3)_3$ 또는 $Fe(Po_4)_3$ 와 같은 철 계열의 산화제를 사용하는 경우, 철 계열의 산화제는 0.01 중량% 내지 5 중량% 정도 첨가하며, 더욱 바람직하게는 0.01 중량% 내지 1 중량% 정도 첨가하는 것이 바람직하다. 산화제로서 $NH_4(NO_3)$ 또는 $NH_4(Po_4)$ 와 같은 암모늄 계열의 산화제를 사용하는 경우, 암모늄 계열의 산화제는 0.01 중량% 내지 5 중량% 정도 첨가하며, 더욱 바람직하게는 0.01 중량% 내지 1 중량% 정도 첨가하는 것이 바람직하다.

<23> 본 발명의 바람직한 실시예에 따른 화학기계적 연마용 슬러리의 pH는 2 내지 11 정도인 것이 바람직하다. 슬러리의 pH는 산성 또는 염기성 용액으로 조절한다. 산성의 pH 조절제로는 황산(H_2SO_4), 질산(HNO_3), 염산(HC_1) 또는 인산(H_3PO_4) 등의 산성 용액을 사용한다. 염기성의 pH 조절제로는 수산화칼륨(KOH) 또는 수산화암모늄(NH_4OH) 등의 염기성 용액을 사용한다.

<24> 상기 킬레이트 시약으로는 구연산(citric acid), 사과산(malic acid), 글루콘산

(gluconic acid), 갈산(gallic acid), 타닌산(tannic acid), EDTA(ethylenediaminetetraacetic acid), BTA(benzotriazole), NHEDTA, NTA(nitrilotriacetic acid), DPTA 또는 EDG 등을 사용한다. 킬레이트 시약은 0.001 중량% 내지 1 중량% 정도 첨가하며, 더욱 바람직하게는 0.001 중량% 내지 0.1 중량% 정도 첨가하는 것이 바람직하다.

<25> 본 발명의 바람직한 실시예에 따른 화학기계적 연마용 슬러리의 물질 제거속도 특성을 살펴보면, 구리는 1000 내지 2000 Å/min, 탄탈륨(Ta)은 200 내지 500 Å/min, 탄탈륨나이트라이드(TaN)는 200 내지 500 Å/min, PE-TEOS(Plasma Enhanced-Tetra Ethyl Ortho Silicate)는 50 Å/min 이하의 제거속도를 갖는다.

<26> 이하, 본 발명의 바람직한 실시예에 따른 화학기계적 연마용 슬러리를 사용하여 금속배선을 형성하는 방법에 관하여 설명한다.

<27> 도 2 내지 도 5는 본 발명의 화학기계적 연마용 슬러리를 사용하여 구리 금속배선을 형성하는 방법을 공정순서에 따라 도시한 단면도들이다.

<28> 도 2를 참조하면, 반도체 기판(미도시) 상에 형성된 충간절연막(20) 상에 사진 식각 공정을 이용하여 리세스 영역을 형성한다. 상기 리세스 영역은 라인 다마신 구조에서 는 충간절연막(20)내에 일정한 깊이를 갖는 배선모양의 트렌치(22)일 수 있으며, 듀얼 다마신 구조에서는 충간절연막(20)을 관통하여 하부층, 예컨대 반도체 기판(미도시) 또는 하부배선층(미도시)을 노출시키는 콘택홀 또는 비아홀일 수 있으며, 이들 콘택홀 또는 비아홀과 함께 트렌치(22)가 함께 형성된 것일 수도 있다. 이하 리세스 영역으로서 트렌치를 예를 들어 설명한다.

<29> 이어서, 트렌치(22)가 형성된 충간절연막(20)의 전면에 단차를 따라 배리어막(24)을 형성한다. 배리어막(24)은 탄탈륨, 탄탈륨나이트라이드, 티타늄(Ti), 티타늄나이트라이드(TiN)와 같이 금속의 확산을 방지하고, 충간절연막과 금속배선 사이의 접착층으로 작용할 수 있는 물질을 사용하여 형성하는 것이 바람직하다.

<30> 다음에, 배리어막(24) 상에 스퍼터링과 같은 물리기상증착(Physical Vapor Deposition)법을 이용하여 구리(Cu)를 증착하여 구리 씨드층(26)을 단차를 따라 형성한다.

<31> 도 3을 참조하면, 본 발명의 연마제를 함유하지 않는 슬러리를 사용하여 화학기계적 연마를 진행한다. 이때, 배선을 형성하고자 하는 트렌치(22) 내에 형성된 구리 씨드층(26)만을 남기고 상부의 구리 씨드층(26)을 연마, 제거하여 트렌치(22)가 형성되지 않은 영역의 배리어막(24)의 표면이 노출되도록 한다. 화학기계적 연마가 진행된 후에는 트렌치(22) 내에만 구리 씨드층(26a)이 존재하게 된다. 종래의 연마제를 함유하는 슬러리는 화학기계적 연마 후, 배선이 형성될 트렌치(22) 내에 연마제를 잔류시키게 되므로 웨이퍼 오염, 심한 경우 배선의 리프팅 등의 문제를 야기할 수 있으며, 또한 연마제는 웨이퍼의 스크래치를 유발한다. 그러나 본 발명의 연마제를 함유하지 않은 슬러리를 사용하여 화학기계적 연마를 진행하게 되면, 이러한 연마제(연마 입자)에 의한 웨이퍼의 스크래치, 트렌치 내의 연마제의 잔류 등의 문제점을 방지할 수 있다.

<32> 도 4를 참조하면, 상기 결과물 상에 통상의 전기도금방식을 이용하여 구리 도금층(28)을 도포한다. 이때, 구리 씨드층(26a)이 남아있는 영역에서만 전기도금이 일어나므로, 트렌치(22) 내에만 구리 도금층(28)이 형성된다. 상기 전기도금을 이용하여 형성하는 구리 도금층(28)의 두께는 트렌치(22)를 매립할 수 있을 정도면 충분하다.

<33> 도 5를 참조하면, 화학기계적 연마 공정을 실시하여 트렌치(22) 상부의 돌출된 구리 도금층(28)과 배리어막(24)을 제거하여 트렌치(22) 내에 매립된 구리 금속배선층(28a)을 형성한다.

<34> 이상, 본 발명의 바람직한 실시예를 들어 상세하게 설명하였으나, 본 발명은 상기 실시예에 한정되지 않으며, 본 발명의 기술적 사상내에서 당 분야에서 통상의 지식을 가진 자에 의하여 많은 변형이 가능함은 명백하다.

【발명의 효과】

<35> 본 발명에 의한 화학기계적 연마용 슬러리 및 이를 이용한 구리 금속배선 제조방법에 의하면,

<36> 첫째, 각종 결함(defect)의 원인을 제공하는 연마제를 함유하지 않음으로써 연마제의 잔류에 의한 웨이퍼의 오염 또는 연마제에 의한 스크래치 등의 결함을 최소화하여 제품의 불량을 낮출 수 있다. 즉, 슬러리에 연마제를 첨가하지 않음으로써 구리 씨드층의 화학기계적 연마 후, 배선이 형성될 리세스 영역 내에 연마제가 남는 문제점이 없어지고, 연마제에 의한 웨이퍼의 스크래치 등이 감소한다.

<37> 둘째, 슬러리에 연마제를 첨가하지 않음으로써 슬러리의 제조단가가 낮아지고, 아울러 화학기계적 연마의 공정단가가 낮아진다.

<38> 셋째, 배선이 형성될 리세스 영역 내에만 구리 도금층이 형성되므로, 구리 도금층을 필요 이상으로 두껍게 형성하지 않아도 되고, 따라서 구리 금속배선의 화학기계적 마량이 크게 감소한다.

<39> 넷째, 적은 양의 구리 도금층을 화학기계적 연마하기 때문에 화학기계적 연마의 균

일도가 우수하고, 기판내 금속배선층의 두께 변화량을 줄일 수 있다. 또한 과도한 화학 기계적 연마를 하지 않아도 되므로 디싱이나 충간절연막의 침식과 같은 현상을 방지할 수 있다.

【특허청구범위】**【청구항 1】**

산화제, pH 조절제, 킬레이트 시약 및 탈이온수를 포함하고, 연마제를 함유하지 않는 것을 특징으로 하는 화학기계적 연마용 슬러리.

【청구항 2】

제1항에 있어서, 상기 슬러리는 구리 금속배선의 화학기계적 연마에 사용되는 슬러리임을 특징으로 하는 화학기계적 연마용 슬러리.

【청구항 3】

제1항에 있어서, 상기 산화제는 과산화수소, 철 계열의 산화제 또는 암모늄 계열의 산화제인 것을 특징으로 하는 화학기계적 연마용 슬러리.

【청구항 4】

제3항에 있어서, 상기 과산화수소는 1 내지 20 중량% 정도 첨가되는 것을 특징으로 하는 화학기계적 연마용 슬러리.

【청구항 5】

제3항에 있어서, 상기 철 계열의 산화제는 0.01 내지 5 중량% 정도 첨가되는 것을 특징으로 하는 화학기계적 연마용 슬러리.

【청구항 6】

제3항에 있어서, 상기 암모늄 계열의 산화제는 0.01 내지 5 중량% 정도 첨가되는 것을 특징으로 하는 화학기계적 연마용 슬러리.

【청구항 7】

제1항에 있어서, 상기 슬러리의 pH는 2 내지 11 정도인 것을 특징으로 하는 화학기계적 연마용 슬러리.

【청구항 8】

제1항에 있어서, 상기 pH 조절제는 산성 또는 염기성 용액인 것을 특징으로 하는 화학기계적 연마용 슬러리.

【청구항 9】

제8항에 있어서, 상기 산성 용액은 황산, 질산, 염산 또는 인산 용액이고, 상기 염기성 용액은 수산화칼륨 또는 수산화암모늄 용액인 것을 특징으로 하는 화학기계적 연마용 슬러리.

【청구항 10】

제1항에 있어서, 상기 칼레이트 시약은 구연산, 사파산, 글루콘산, 갈산, 타닌산, EDTA, BTA, NHEDTA, NTA, DTPA 또는 EDG인 것을 특징으로 하는 화학기계적 연마용 슬러리.

【청구항 11】

제1항에 있어서, 상기 칼레이트 시약은 0.001 내지 1 중량% 정도 첨가되는 것을 특징으로 하는 화학기계적 연마용 슬러리.

【청구항 12】

(a) 반도체 기판 상에 형성된 층간절연막에 소정 배선모양의 리세스 영역을 형성하는 단계;

(b) 상기 리세스 영역이 형성된 상기 결과물의 전면에 단차를 따라 배리어막을 형성하는 단계;

(c) 상기 배리어막 상에 단차를 따라 구리 씨드충을 형성하는 단계; 및

(d) 상기 리세스 영역 내에만 상기 구리 씨드충이 잔류하도록 제1항의 슬러리를 사용하여 화학기계적 연마하여 상기 배리어막을 노출시키는 단계를 포함하는 것을 특징으로 하는 구리 금속배선 제조방법.

【청구항 13】

제12항에 있어서, 상기 (d) 단계 후, 전기도금방식을 이용하여 상기 리세스 영역에 형성된 상기 구리 씨드충 상에 구리 도금충을 형성하는 단계; 및
상기 리세스 영역 상부의 돌출된 구리 도금충과 배리어막을 평탄화하여 상기 리세스 영역 내에 매립된 구리 금속배선충을 형성하는 단계를 더 포함하는 것을 특징으로 하는 구리 금속배선 제조방법.

【청구항 14】

제12항에 있어서, 상기 리세스 영역은 상기 충간절연막의 표면으로부터 일정 깊이로 리세스된 라인형상의 트렌치 영역을 포함하는 것을 특징으로 하는 구리 금속배선 제조방법.

【청구항 15】

제12항에 있어서, 상기 리세스 영역은 상기 충간절연막의 표면으로부터 일정 깊이로 리세스된 라인형상의 트렌치 영역과 상기 충간절연막을 관통하는 콘택홀 또는 비아홀 영역이 결합된 것을 포함하는 것을 특징으로 하는 구리 금속배선 제조방법.

【청구항 16】

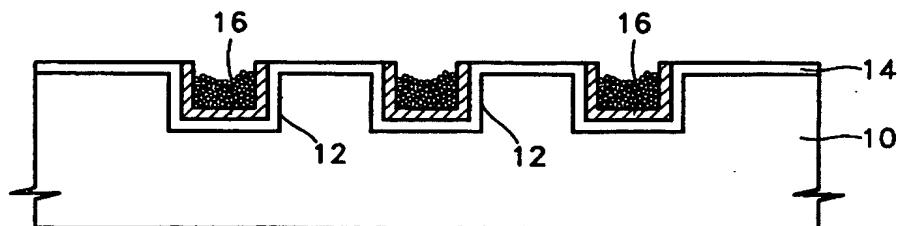
제12항에 있어서, 상기 배리어막은 금속의 확산을 방지하고, 층간절연막과 금속배선 사이의 접착층으로 작용할 수 있는 물질을 사용하여 형성하는 것을 특징으로 하는 구리 금속배선 제조방법.

【청구항 17】

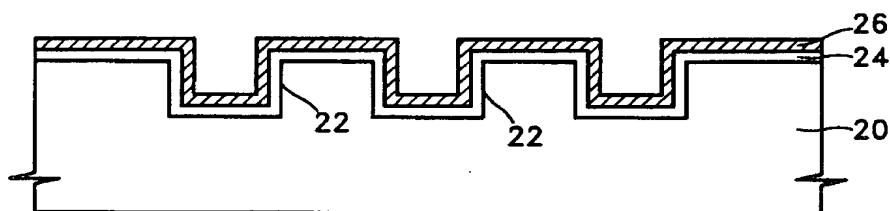
제12항에 있어서, 상기 (c) 단계는 물리기상증착법을 이용하여 구리 씨드층을 형성하는 것을 특징으로 하는 구리 금속배선 제조방법.

【도면】

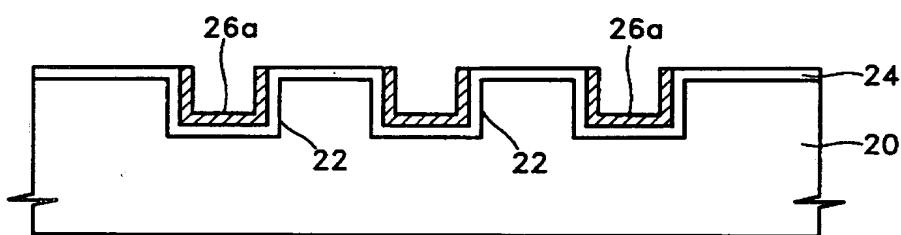
【도 1】



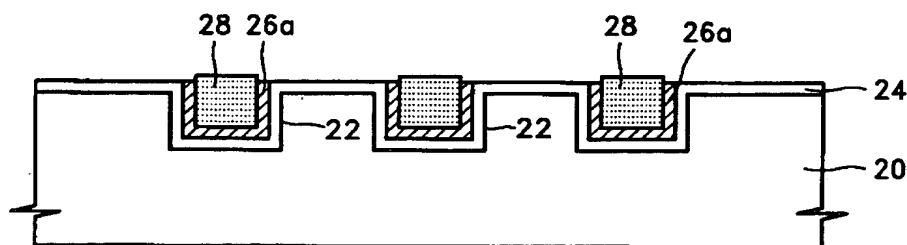
【도 2】



【도 3】



【도 4】



【도 5】

